

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-236872

(43)Date of publication of application : 13.09.1996

(51)Int.Cl.

H01S 3/18

H01L 33/00

(21)Application number : 07-062108

(71)Applicant : VICTOR CO OF JAPAN LTD

(22)Date of filing : 24.02.1995

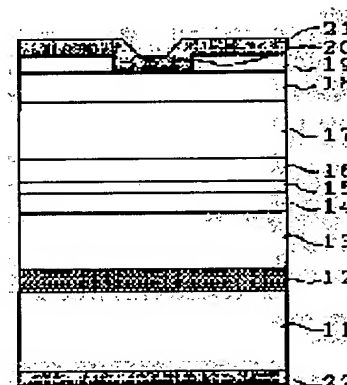
(72)Inventor : MORITA KATSUHIKO

## (54) SEMICONDUCTOR LASER

## (57)Abstract:

PURPOSE: To provide a high-reliability semiconductor laser by suppressing the generation of heat by reducing potential barrier.

CONSTITUTION: A p-ZnCdSe/ZnSe superlattice layer 12, a p-ZnMgSSe clad layer 13, a p-ZnSe light guide layer 14, a u-ZnCdSe active layer 15, an n-ZnSe light guide layer 16, an n-ZnMgSSe clad layer 17, and an n-ZnSe contact layer 18 are sequentially grown on p-GaAs substrate 11. Next, polyimide 19 is applied to the n-ZnSe contact layer 18, a stripe portion 20 is opened and an n-type electrode (AuGeNi/Au) 21 is formed, and p-type electrode (AuZn/Au) 22 is formed on the surface of the p-GaAs substrate 11. The p-ZnCdSe/ZnSe superlattice layer 12 is laminated with a plurality of pairs of p-ZnCdSe and p-ZnSe, each pair being 20 Angstrom as one unit.



BEST AVAILABLE COPY

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-236872

(43) 公開日 平成8年(1996)9月13日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 S 3/18			H 0 1 S 3/18	
H 0 1 L 33/00			H 0 1 L 33/00	D

審査請求 未請求 請求項の数 2 F D (全 3 頁)

(21) 出願番号 特願平7-62108

(22) 出願日 平成7年(1995)2月24日

(71) 出願人 000004329

日本ビクター株式会社

神奈川県横浜市神奈川区守屋町3丁目12番地

(72) 発明者 森田 克彦

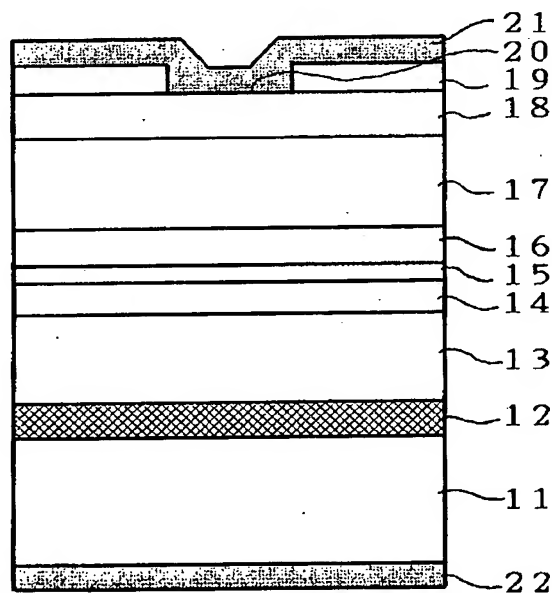
神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

(54) 【発明の名称】 半導体レーザ

(57) 【要約】

【目的】 電位障壁を低減することによって熱の発生を抑え、高信頼性の半導体レーザを提供する。

【構成】 p-GaAs基板11上に、p-ZnCdSe/ZnSe超格子層12、p-ZnMgSSeクラッド層13、p-ZnSe光ガイド層14、u-ZnCdSe活性層15、n-ZnSe光ガイド層16、n-ZnMgSSeクラッド層17、n-ZnSeコンタクト層18を順次成長させる。次に、ポリイミド19をn-ZnSeコンタクト層18の上に塗布し、ストライプ部20を開けn型電極(AuGeNi/Au)21を形成し、p-GaAs基板11面にp型電極(AuZn/Au)22を形成する。p-ZnCdSe/ZnSe超格子層12は、20オングストロームを1単位とするp-ZnCdSeとp-ZnSeとのペアが複数積層されている。



## 【特許請求の範囲】

【請求項1】少なくとも、p型GaAs基板上にZnSe系半導体のp型クラッド層、活性層及びn型クラッド層を有する半導体レーザにおいて、前記p型GaAs基板と前記p型クラッド層との間に、p型ZnCdSe層とp型ZnSe層とを交互に複数積層した超格子層を有することを特徴とする半導体レーザ。

【請求項2】前記超格子層上にp型ZnMgSSeクラッド層、ZnCdSe系半導体の活性層及びn型ZnMgSSeクラッド層を有することを特徴とする請求項1に記載の半導体レーザ。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、II-VI族化合物半導体を用いた端面発光型の半導体レーザ(LD)に関する。

【0002】

【従来の技術】従来から、例えば可視光短波長半導体レーザはn型基板を用いて作られているが、ZnCdSSe系半導体結晶ではp型結晶のキャリア濃度が低いため、p型電極とオーミック接触にならないという理由から、LD構造はp型基板を用いn型半導体を上方にした構造にしている。

【0003】図2は、この様な従来の半導体レーザの一例を示す図である。同図において、p-GaAs基板31上にp-ZnSeバッファ層32、p-ZnSSeクラッド層33、p-ZnSe光ガイド層34、u(アンダー)層-ZnCdSe活性層35、n-ZnSe光ガイド層36、n-ZnSSeクラッド層37、n+-ZnSeコンタクト層39が順次積層されている。これらはMBE(分子線エピタキシャル成長)法により作製されている。40はイオン注入された高抵抗領域である。また、n型電極41としてAu/Ti電極が、n-ZnSeコンタクト層39と接触している。また、p-GaAs基板31の裏面にはp型電極42が形成されている。

【0004】

【発明が解決しようとする課題】しかしながら、上述の半導体レーザではp-GaAs基板21とp-ZnSeバッファ層22とのEg(エネルギーギャップ)の差が大きいために起こる電位障壁が、電流を流したときに抵抗成分となり、熱の発生が起こったり、電流の流れを妨げ、更に発振の阻害や寿命の低下等の要因となる。本発明は上記の点に鑑み、電位障壁を低減することによって熱の発生を抑え、高信頼性の半導体レーザを提供することを目的とする。

【0005】

【課題を解決するための手段】本発明は上記目的を達成する手段として、少なくとも、p型GaAs基板上にZnSe系半導体のp型クラッド層、活性層及びn型クラ

ッド層を有する半導体レーザにおいて、前記p型GaAs基板と前記p型クラッド層との間に、p型ZnCdSe層とp型ZnSe層とを交互に複数積層した超格子層を有することを特徴とする半導体レーザを提供する。

【0006】

【実施例】p-ZnCdSe系半導体はEgがp-GaAsより大きくp-ZnSeより小さいので、図2においてp-GaAs基板31とp-ZnSeバッファ層32との間に挿入すればEgをなだらかに変化させ電位障壁を低減することができる。p-ZnCdSe系半導体としてはp-ZnCdSeが考えられ、Cd組成を変えることでEgをp-GaAsの近くからp-ZnSeのEgまで連続的に変化できるので有利である。しかし、ZnCdSeはGaAsとの格子定数差がありすぎるため膜(層)に応力がかかるのでp-GaAs基板上に厚くエピタキシャル成長するのは好ましくない。そこで、格子定数差の影響が小さい薄い膜厚で作製するためにp-ZnCdSeとp-ZnSeとの超格子層を用いる。この超格子層の、p-ZnCdSeとp-ZnSeの膜厚を連続的にかえることで、p-ZnCdSeのCd組成を疑似的に段階的に変化させることができる。

【0007】以下、添付図面を参照して本発明の実施例について説明する。図1は、本発明の第一の実施例の半導体レーザを示す断面図である。まず、p-GaAs基板11上に、p-ZnCdSe/ZnSe超格子層12、p-ZnMgSSeクラッド層13、p-ZnSe光ガイド層14、u-ZnCdSe活性層15、n-ZnSe光ガイド層16、n-ZnMgSSeクラッド層17、n-ZnSeコンタクト層18をMBE法により順次成長させる。

【0008】次に、ポリイミド19をn-ZnSeコンタクト層18の上に塗布し、レジストを用いて電極用のストライプ部20を開ける。このストライプ部20を介してn-ZnSeコンタクト層18と接触するようにn型電極(AuGeNi/Au)21を蒸着する。p-GaAs基板11を層厚80μm程度まで研磨し、p-GaAs基板11面にp型電極(AuZn/Au)22を蒸着する。

【0009】超格子層12は例えば、20オングストロームを1単位とするp-ZnCdSeとp-ZnSeとのペアを複数積層して作製する。例えば、p-GaAs基板12側からZnCdSeを18オングストローム、ZnSeを2オングストローム、ZnCdSeを17オングストローム、ZnSeを3オングストローム、以下同様に1オングストロームずつ増減し、ZnCdSeが2オングストローム、ZnSeが18オングストロームのペアまで積層させる。

【0010】なお、本発明の半導体レーザは、上述した実施例の構造、材質等に限らず、例えばクラッド層の材質はZnSSe等、他のZnSe系半導体でもよい。

## 【0011】

【発明の効果】以上詳述したように、本発明の半導体レーザによれば、前記p型GaAs基板とZnSe系半導体のp型クラッド層との間に、p型ZnCdSe層と、p型ZnSe層とを交互に複数積層した超格子層を有するので、p型GaAs基板とp型クラッド層との間の電位障壁が低減し、抵抗成分が減り、熱の発生が抑制できる。従って、信頼性の向上、発振閾値電圧の低下、長寿命化を実現できる。

## 【図面の簡単な説明】

【図1】本発明の一実施例の半導体レーザを示す断面図である。

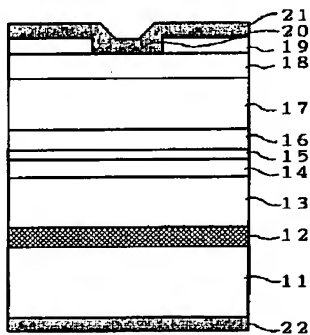
【図2】従来の半導体レーザの構造を示す断面図である。

## \*【符号の説明】

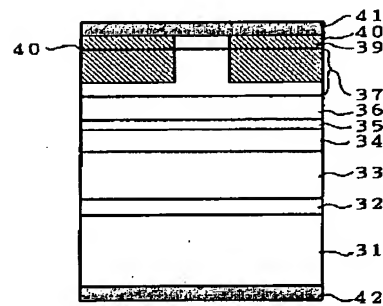
- 11 p-GaAs基板
- 12 p-ZnCdSe/ZnSe超格子層
- 13 p-ZnMgSSeクラッド層
- 14 p-ZnSe光ガイド層
- 15 u-ZnCdSe活性層
- 16 n-ZnSe光ガイド層
- 17 n-ZnMgSSeクラッド層
- 18 n-ZnSeコンタクト層
- 10 19 ポリイミド
- 20 ストライプ部
- 21 n型電極
- 22 p型電極

\*

【図1】



【図2】



**THIS PAGE BLANK (USPTO)**